

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ

Федеральное государственное бюджетное образовательное учреждение высшего образования «Московский государственный университет имени М.В.Ломоносова»

«Утверждаю»

Декан факультета ВМК МГУ
имени М.В. Ломоносова

академик



И.А. Соколов

« » 2019 г.

РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ
«Архитектура современных ЭВМ»

Уровень высшего образования – подготовка научно-педагогических кадров в аспирантуре

Направление подготовки – 09.06.01 «Информатика и вычислительная техника»

Направленность (профиль) – «Вычислительные машины, комплексы и компьютерные сети» (05.13.15)

2019 г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

1. НАИМЕНОВАНИЕ ДИСЦИПЛИНЫ

Архитектура современных ЭВМ

2. УРОВЕНЬ ВЫСШЕГО ОБРАЗОВАНИЯ

Подготовка научно-педагогических кадров в аспирантуре.

3. НАПРАВЛЕНИЕ ПОДГОТОВКИ, НАПРАВЛЕННОСТЬ (ПРОФИЛЬ) ПОДГОТОВКИ

Направление 09.06.01 «Информатика и вычислительная техника». Направленность (профиль) «Вычислительные машины, комплексы и компьютерные сети» (05.13.15).

4. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОСНОВНОЙ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ

Дисциплина относится к специальным дисциплинам вариативной части образовательной программы и является обязательной для освоения.

5. ПЕРЕЧЕНЬ ПЛАНИРУЕМЫХ РЕЗУЛЬТАТОВ ОБУЧЕНИЯ

Дисциплина участвует в формировании следующих компетенций образовательной программы:

Формируемые компетенции	Планируемые результаты обучения
ПК-2: способность разрабатывать и реализовывать алгоритмы организации работы современных вычислительных комплексов и компьютерных сетей	ЗНАТЬ: современные методы разработки и реализации алгоритмов организации работы вычислительных комплексов и компьютерных сетей последнего поколения Код 31 (ПК-2) УМЕТЬ: применять современные методы разработки и реализации алгоритмов организации работы вычислительных комплексов и компьютерных сетей последнего поколения

	<p style="text-align: center;">Код У1 (ПК-2)</p> <p>ВЛАДЕТЬ: навыками оптимального выбора современных методов разработки и реализации алгоритмов организации работы вычислительных комплексов и компьютерных сетей последнего поколения</p> <p style="text-align: center;">Код В1 (ПК-2)</p>
<p>ОПК-1 владение методологией теоретических и экспериментальных исследований в области профессиональной деятельности</p>	<p>31 (ОПК-1) Знать: классические математические методы, применяющиеся для решения задач в области естественных наук, экономики, социологии и информационно-коммуникационных технологий</p> <p>У1 (ОПК-1) Уметь: применять классические методы построения и анализа математических моделей</p> <p>В1 (ОПК-1) Владеть: базовыми навыками выбора методов и средств построения и анализа математических моделей</p>
<p>ПК-7 Владение современными методами научных исследований в области вычислительных машин, комплексов и компьютерных сетей</p>	<p>ЗНАТЬ: современные методы научных исследований в области вычислительных машин, комплексов и компьютерных сетей</p> <p>Код 31 (ПК-7) УМЕТЬ: использовать современные методы научных исследований в области вычислительных машин, комплексов и компьютерных сетей</p> <p>Код У1 (ПК-7)</p> <p>ВЛАДЕТЬ: современными методами научных исследований в области вычислительных машин, комплексов и компьютерных сетей</p> <p>Код В1 (ПК-7)</p>

Оценочные средства для промежуточной аттестации приведены в Приложении.

6. ОБЪЕМ ДИСЦИПЛИНЫ

Объем дисциплины составляет 3 зачетных единицы, всего 108 часа.

72 часов составляет контактная работа с преподавателем – 32 часа занятий лекционного типа, 32 часов занятий семинарского типа (семинары, научно-практические занятия, лабораторные работы и т.п.), 0 часов индивидуальных консультаций, 4 часа мероприятий текущего контроля успеваемости, 2 часа групповых консультаций, 2 часа мероприятий промежуточной аттестации.

36 часа составляет самостоятельная работа аспиранта.

7. ВХОДНЫЕ ТРЕБОВАНИЯ ДЛЯ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Учащиеся должны владеть знаниями по дискретной математике, архитектуре ЭВМ, компьютерным сетям, системам программирования в объеме, соответствующем основным образовательным программам бакалавриата по укрупненным группам направлений и специальностей 01.00.00 «Математика и механика», 02.00.00 «Компьютерные и информационные науки».

8. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ

В процессе обучения используются мультимедийные средства представления лекционного материала.

9. СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

В курсе рассматривается общая организация и архитектура компьютеров от цифрового-логического уровня до уровня ассемблера и основные проблемы и задачи, связанные с проектированием вычислительных систем. Дается информация об основных семействах современных архитектур.

The course discusses the general organization and architecture of computers from the digital-logical level to the assembler level and the main problems and tasks associated with the design of computer systems. Provides information on the main families of modern architectures.

Наименование и краткое содержание разделов и тем дисциплины (модуля),	Всего (часы)	В том числе	
		Контактная работа (работа во взаимодействии с преподавателем), часы	Самостоятельная работа обучающегося, часы

форма промежуточной аттестации по дисциплине (модулю)		из них					Всего	из них		
		Занятия лекционного типа	Занятия семинарского типа	Групповые консультации	Индивидуальные консультации	Учебные занятия, направленные на проведение текущего контроля успеваемости (коллоквиумы, практические контрольные занятия и др)*		Выполнение домашних заданий	Подготовка рефератов и т.п..	Всего
Тема 1. Введение в архитектуру ЭВМ. Исторический обзор. Многоуровневая компьютерная организация Языки, уровни и виртуальные машины Развитие компьютерной архитектуры Типы компьютеров	8	2	2	-	-	-	4	4	-	4
Тема 2. Общая организация компьютерных систем. Процессоры Устройство центрального процессора Выполнение команд Системы RISC и CISC Принципы разработки современных компьютеров Параллелизм на уровне ко-	16	4	4	-	-	-	8	8	-	8

мандр Параллелизм на уровне процессоров Основная память Кэш-память Сборка модулей памяти и их типы Иерархическая структура памяти RAID-массивы Диски Blu-Ray Телекоммуникационное оборудование										
Тема 3. Цифровой логический уровень. Вентили Реализация булевых функций Эквивалентность схем Основные цифровые логические схемы Интегральные схемы Комбинаторные схемы Арифметические схемы Тактовые генераторы Память Защелки Триггеры Регистры Организация памяти Микросхемы памяти ОЗУ и ПЗУ	18	4	4	-	-	2	10	8	-	8

Микросхемы процессоров и шины										
Тема 4. Уровень микроархитектуры. Пример микроархитектуры Тракт данных Микрокоманды Пример архитектуры набора команд — JVM Стек Повышение производительности Кэш-память Прогнозирование ветвлений Исполнение с изменением последовательности и подмена регистров Спекулятивное исполнение	8	2	2	-	-	-	4	4	-	4
Тема 5. Уровень архитектуры набора команд. Общий обзор уровня архитектуры набора команд Свойства уровня архитектуры набора команд Модели памяти Регистры Команды Типы данных Форматы команд Адресация	16	4	4	-	-	-	8	8	-	8

Режимы адресации Поток управления Процедуры Сопрограммы Перехват исключений Прерывания Сокращение числа обращений к памяти Планирование команд Сокращение числа условных переходов — предикация Спекулятивная загрузка										
Тема 6. Уровень операционной системы. Виртуальная память Страничная организация памяти Реализация страничной организации памяти Вызов страниц по требованию и рабочее множество Политика замещения страниц Размер страниц и фрагментация Сегментация Реализация сегментации Виртуальная память и кэширование Виртуальные команды ввода-вывода Формирование процесса Состояние гонок	10	2	2	-	-	2	6	4	-	4

Синхронизация процесса с использованием семафоров Примеры виртуальной памяти										
Тема 7 Уровень ассемблера. Назначение ассемблера Формат оператора в ассемблере Директивы Макросы Макроопределение, макровыводов и макрорасширение Макросы с параметрами Реализация макросов в ассемблере Процесс ассемблирования Ассемблирование за два прохода Компоновка и загрузка Задачи компоновщика Структура объектного модуля	8	2	2	-	-	-	4	4	-	4
Тема 8. Примеры архитектур. Семейство архитектур Pentium 4. Семейство архитектур SPARC. Архитектура встроенных систем. Шина PCI Шина USB Микроархитектура процессора Общий обзор уровня архитектуры набора команд	18	6	6	-	-	-	12	4	2	6

Типы данных Форматы команд процессора Режимы адресации процессора Команды процессора Виртуальная память										
Тема 9. Многоядерные процессорные архитектуры. Многопроцессорные архитектуры. Архитектура IA-64 и процессор Itanium 2 Проблема Pentium 4 Модель IA-64 — вычисления с явным параллелизмом команд Внутрипроцессорный параллелизм Параллелизм на уровне команд Внутрипроцессорная многопоточность Однокристалльные мультипроцессоры Сопроцессоры Сетевые процессоры Мультимедиа-процессоры Криптопроцессоры Мультипроцессоры Мультипроцессоры и мультикомпьютеры	14	6	6	-	2	-	14	0	0	0

Семантика памяти UMA-мультимикропроцессоры в симметричных мультимикропроцессорных архитектурах NUMA-мультимикропроцессоры SOMA-мультимикропроцессоры											
10. Промежуточная аттестация – устный экзамен	2	2					0				
Итого	108	72					36				

10. УЧЕБНО-МЕТОДИЧЕСКИЕ МАТЕРИАЛЫ ДЛЯ САМОСТОЯТЕЛЬНОЙ РАБОТЫ УЧАЩИХСЯ

Самостоятельная работа учащихся состоит в изучении лекционного материала, учебно-методической литературы, подготовки к текущему контролю и промежуточной аттестации.

11. РЕСУРСНОЕ ОБЕСПЕЧЕНИЕ

Основная литература

1. Королёв Л.Н. “Архитектура процессоров электронных вычислительных машин” Москва, 2003, 286 стр.
2. Таненбаум Э., Остин Т. “Архитектура компьютера. (6-е изд.)” Санкт-Петербург, 2013, 816 стр.
3. Степанов А.Н. “Архитектура вычислительных систем и компьютерных сетей” Москва, 2007, 512 стр.
4. Харрис Д.М., Харрис С.Л. “Цифровая схемотехника и архитектура компьютера” Москва, 2018, 792 стр.

Дополнительная литература

1. Орлов С. А., Цилькер Б. Я. “Организация ЭВМ и систем: Учебник для вузов” Санкт-Петербург, 2006, 672 стр

Материально-техническая база

Для преподавания дисциплины требуется класс, оборудованный маркерной или меловой доской и проектором.

12. ЯЗЫК ПРЕПОДАВАНИЯ

Русский

13. РАЗРАБОТЧИК ПРОГРАММЫ, ПРЕПОДАВАТЕЛИ

доцент, к.ф.-м.н. Волканов Дмитрий Юрьевич

**ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ПО ДИСЦИПЛИНЕ
«Архитектура современных ЭВМ»**

Средства для оценивания планируемых результатов обучения, критерии и показатели оценивания приведены ниже.

РЕЗУЛЬТАТ ОБУЧЕНИЯ по дисциплине (модулю)	КРИТЕРИИ и ПОКАЗАТЕЛИ ОЦЕНИВАНИЯ РЕЗУЛЬТАТА ОБУЧЕНИЯ по дисциплине (модулю) <i>(критерии и показатели берутся из соответствующих карт компетенций, при этом пользуются либо традиционной системой оценивания, либо БРС)</i>					ОЦЕНОЧНЫЕ СРЕДСТВА
	1	2	3	4	5	
	Неудовлетворительно	Неудовлетворительно	Удовлетворительно	Хорошо	Отлично	
ЗНАТЬ: современные методы разработки и реализации алгоритмов организации работы вычислительных комплексов и компьютерных сетей последнего поколения Код 31 (ПК-2)	Отсутствие знаний	Фрагментарные представления о современных методах разработки и реализации алгоритмов организации работы вычислительных комплексов и компьютерных сетей последнего поколения	В целом сформированные, но неполные знания о современных методах разработки и реализации алгоритмов организации работы вычислительных комплексов и компьютерных сетей последнего поколения	Сформированные, но содержащие отдельные пробелы знания о современных методах разработки и реализации алгоритмов организации работы вычислительных комплексов и компьютерных сетей последнего поколения	Сформированные систематические знания о современных методах разработки и реализации алгоритмов организации работы вычислительных комплексов и компьютерных сетей последнего поколения	Устный экзамен
УМЕТЬ: применять современные методы разработки и реализации алгоритмов органи-	Отсутствие умений	Фрагментарные умения применять современные методы разработки и реализации алгоритмов органи-	В целом успешное, но не систематическое умение применять современные методы разработки и	Успешное, но содержащее отдельные пробелы умение применять современные методы	Сформированное умение применять современные методы разработки и реализации алгоритмов органи-	Отчет

зации работы вычислительных комплексов и компьютерных сетей последнего поколения Код У1 (ПК-2)		зации работы вычислительных комплексов и компьютерных сетей последнего поколения	реализации алгоритмов организации работы вычислительных комплексов и компьютерных сетей последнего поколения	разработки и реализации алгоритмов организации работы вычислительных комплексов и компьютерных сетей последнего поколения	зации работы вычислительных комплексов и компьютерных сетей последнего поколения	
ВЛАДЕТЬ: навыками оптимального выбора современных методов разработки и реализации алгоритмов организации работы вычислительных комплексов и компьютерных сетей последнего поколения Код В1 (ПК-2)	Отсутствие навыков	Фрагментарное владение навыками оптимального выбора современных методов разработки и реализации алгоритмов организации работы вычислительных комплексов и компьютерных сетей последнего поколения	В целом успешное, но не полное владение навыками оптимального выбора современных методов разработки и реализации алгоритмов организации работы вычислительных комплексов и компьютерных сетей последнего поколения	Успешное, но содержащее отдельные пробелы владение навыками оптимального выбора современных методов разработки и реализации алгоритмов организации работы вычислительных комплексов и компьютерных сетей последнего поколения	Сформированное владение навыками оптимального выбора современных методов разработки и реализации алгоритмов организации работы вычислительных комплексов и компьютерных сетей последнего поколения	Отчет
ЗНАТЬ: современные математические методы, применяющиеся для решения задач в области естественных наук, экономики, социологии и информационно-	Отсутствие знаний	Фрагментарные представления о современных математических методах, применяющихся для решения задач в области естественных наук, экономики, социологии и информа-	В целом сформированные, но неполные знания о современных математических методах, применяющихся для решения задач в области естественных	Сформированные, но содержащие отдельные пробелы знания о современных математических методах, применяющихся для решения задач в	Сформированные систематические знания о современных математических методах, применяющихся для решения задач в области естественных наук, экономики, социологии и	Экзамен

коммуникационных технологий Код 31 (ОПК-1)		ционно-коммуникационных технологий	наук, экономики, социологии и информационно-коммуникационных технологий	области естественных наук, экономики, социологии и информационно-коммуникационных технологий	информационно-коммуникационных технологий	
УМЕТЬ: применять современные методы постановки и анализа задач в области математики и информатики Код У1 (ОПК-1)	Отсутствие умений	Фрагментарные умения применять современные методы постановки и анализа задач в области математики и информатики	В целом успешное, но не систематическое умение применять современные методы постановки и анализа задач в области математики и информатики	Успешное, но содержащее отдельные пробелы умение применять современные методы постановки и анализа задач в области математики и информатики	Сформированное умение применять современные методы постановки и анализа задач в области математики и информатики	Экзамен
ВЛАДЕТЬ: навыками оптимального выбора современных методов и средств постановки и анализа задач в области математики и информатики Код В1 (ОПК-1)	Отсутствие навыков	Фрагментарное владение навыками оптимального выбора современных методов и средств постановки и анализа задач в области математики и информатики	В целом успешное, но не полное владение навыками оптимального выбора современных методов и средств постановки и анализа задач в области математики и информатики	Успешное, но содержащее отдельные пробелы владение навыками оптимального выбора современных методов и средств постановки и анализа задач в области математики и информатики	Сформированное владение навыками оптимального выбора современных методов и средств постановки и анализа задач в области математики и информатики	Экзамен
ЗНАТЬ: современные методы научных исследований в области вычислительных машин, комплексов и компьютерных	Отсутствие знаний	Фрагментарные представления о современных методах научных исследований в области вычислительных машин, комплексов	В целом сформированные, но неполные знания о современных методах научных исследований в области	Сформированные, но содержащие отдельные пробелы знания о современных методах научных иссле-	Сформированные систематические знания о современных методах научных исследований в области вычислительных машин,	экзамен

сетей Код З1 (ПК-7)		и компьютерных сетей	вычислительных машин, комплексов и компьютерных сетей	дований в области вычислительных машин, комплексов и компьютерных сетей	комплексов и компьютерных сетей	
УМЕТЬ: использовать современные методы научных исследований в области вычислительных машин, комплексов и компьютерных сетей Код У1 (ПК-7)	Отсутствие умений	Фрагментарные умения использования современных методов научных исследований в области вычислительных машин, комплексов и компьютерных сетей	В целом успешное, но не систематическое умение использования современных методов научных исследований в области вычислительных машин, комплексов и компьютерных сетей	Успешное, но содержащее отдельные пробелы умение использования современных методов научных исследований в области вычислительных машин, комплексов и компьютерных сетей	Сформированное умение использования современных методов научных исследований в области вычислительных машин, комплексов и компьютерных сетей	отчет
ВЛАДЕТЬ: современными методами научных исследований в области вычислительных машин, комплексов и компьютерных сетей Код В1 (ПК-7)	Отсутствие навыков	Фрагментарное владение современными методами научных исследований в области вычислительных машин, комплексов и компьютерных сетей	В целом успешное, но не полное владение современными методами научных исследований в области вычислительных машин, комплексов и компьютерных сетей	Успешное, но содержащее отдельные пробелы владение современными методами научных исследований в области вычислительных машин,	Сформированное владение современными методами научных исследований в области вычислительных машин, комплексов и компьютерных сетей	отчет

			сетей	комплексов и компьютерных сетей		
--	--	--	-------	---------------------------------	--	--

Фонды оценочных средств, необходимые для оценки результатов обучения

Список вопросов для устного экзамена.

1. Развитие архитектуры компьютеров. Поколения компьютеров.
2. Типы компьютеров (Микроконтроллеры, Игровые компьютеры, Персональные компьютеры, Серверы, Комплексы рабочих станций, Мэйнфреймы).
3. Общая организация компьютера. Процессоры. Устройство центрального процессора. Системы RISC и CISC.
4. Общая организация компьютера. Основная память. Код исправления ошибок. Кэш-память. Иерархическая структура памяти.
5. Общая организация компьютера. Магнитные диски. Дискеты. IDE-диски. SCSI-диски.
6. Общая организация компьютера. CD-Диски, DVD-диски, BD-диски. Перспективные технологии оптических носителей.
7. Организация RAID-массивов.
8. Цифровой логический уровень. Вентили. Основные цифровые логические схемы (память, защёлки, триггеры).
9. Компьютерные шины. Синхронизация шины. Арбитраж шины. Принципы работы шины.
10. Уровень микроархитектуры. Сокращение длины пути. Упреждающая выборка команд из памяти. Конвейерная конструкция. Семиступенчатый конвейер. Прогнозирование ветвлений. Исполнение с изменением последовательности и подмена регистров. Спекулятивное исполнение.
11. Уровень архитектуры набора команд. Регистры. Команды. Типы данных.
12. Уровень архитектуры набора команд. Форматы команд. Режимы адресации. Типы команд. Поток управления. Последовательный поток управления и переходы. Процедуры. Сопрограммы. Перехват исключений.
13. Уровень операционной системы. Виртуальная память. Страничная организация памяти. Политика замещения страниц. Сегментация. Реализация сегментации.
14. Уровень операционной системы. Виртуальные команды для параллельной работы. Формирование процесса. Состояние гонок. Понятие потока. Синхронизация потоков с использованием семафоров.
15. Уровень ассемблера. Формат оператора в ассемблере. Директивы. Макросы. Процесс ассемблирования. Ассемблирование за два прохода.
16. Внутрипроцессорный параллелизм. Параллелизм на уровне команд. Внутрипроцессорная многопоточность.
17. Однокристалльные мультипроцессоры (многоядерные процессоры). Сопроцессоры.
18. Мультипроцессоры и мультикомпьютеры. UMA-мультипроцессоры в симметричных мультипроцессорных архитектурах.

19. Мультипроцессоры и мультикомпьютеры. Архитектура NUMA-мультипроцессорных систем.
20. Архитектура Pentium 4. Шина PCI. Шина USB.
21. Архитектура Pentium 4. Микроархитектура процессора Pentium 4.
22. Архитектура Pentium 4. Типы данных процессора. Форматы команд процессора. Режимы адресации процессора.
23. Архитектура UltraSPARC III. Микроархитектура процессора UltraSPARC III Cu.
24. Архитектура UltraSPARC III. Типы данных. Форматы команд процессора. Режимы адресации.
25. Нейрокомпьютеры. Подходы к организации. Архитектура нейропроцессоров NM6403 и NM6404.
26. Современные и перспективные микропроцессоры. Intel Core i7 (Nehalem), E2.
27. Архитектура ARM. Форматы команд процессора. Режимы адресации.

Материалы для мероприятий текущего контроля.

Мероприятия текущего контроля реализуются в виде контрольных работ с 1-2 вопросами. Девять самостоятельных охватывают теоретический материал, относящийся соответственно к темам 1-9. Вопросы самостоятельных работ соответствуют приведенным выше вопросам к устному экзамену, раскрывая их на более подробном уровне.

Примерные темы рефератов.

1. Основные черты процессоров MIPS. Особенности архитектуры, состав и назначение основных блоков.
2. Основные черты архитектуры Haswell. Особенности архитектуры, состав и назначение основных блоков.
3. Архитектурные особенности систем с повышенной надёжностью. Примеры таких систем. Состав и назначение основных блоков.
4. Аппаратные методы повышения отказоустойчивости.
5. Обзор методов оптимизации надёжности встроенных систем.
6. Основные конфигурации мультипроцессорных систем. Архитектурные особенности и примеры кластерных систем. Кластеры на видеокартах.
7. Механизмы защиты в 32-разрядном микропроцессоре. Защита при управлении памятью. Защита по привилегиям. Механизмы передачи управления между программами на разных уровнях привилегий. Виртуальная память.
8. Аппаратные прерывания в микропроцессорных системах. Источники аппаратных прерываний в стандартной конфигурации микропроцессора. Контроллер приоритетных прерываний (КПП): функции, структура и алгоритм работы.
9. Обмен информацией в режиме прямого доступа в память. Структура и функционирование контроллера прямого доступа в память. Каскадное включение контроллеров прямого доступа в память.
10. Организация конвейерной обработки информации в микропроцессорах: структура классического конвейера, оценка производительности МП при конвейерной обработке. Конфликты в конвейере и их типы.
11. Предсказание переходов при выполнении команд: назначение, способы, техническая реализация в различных архитектурах.

12. Неупорядоченное выполнение команд: суть подхода, проблемы, связанные с реализацией метода и пути их преодоления.
13. Среда передачи данных, используемые во встроенных системах (Arinc, MIL-Std 1553).
14. Перспективы развития вычислительных систем. Поточковые машины.
15. Перспективы развития вычислительных систем. Пути развития архитектуры Intel.
16. Перспективы развития встроенных систем. Пути развития архитектуры ARM.
17. Перспективы развития вычислительных сетей. Программно-конфигурируемые сети.
18. Коммутаторы в сетях ЭВМ. Сравнительный анализ и пути развития.
19. Маршрутизаторы в сетях ЭВМ. Сравнительный анализ и пути развития.
20. Программно-Конфигурируемые сети – принципы функционирования
21. Архитектура современных Центров Обработки Данных.
22. Виртуализация ресурсов в современных Центрах Обработки Данных
23. Проблема надежности Программно-Конфигурируемые сети и подходы к её решению
24. Организация распределения вычислительных ресурсов в системах интегрированной модульной авионики.
25. Архитектура бортовой сети передачи данных Международной космической станции

Методические материалы для проведения процедур оценивания результатов обучения

Особенности организации процесса обучения

Для эффективного освоения курса рекомендуется перед каждым занятием привести в порядок конспекты лекций. После каждого занятия рекомендуется найти и прочитать дополнительную литературу по теме лекции и прочитать свои конспекты.

Система контроля и оценивания

За каждую контрольную работу и реферат выставляются баллы (максимум 6 баллов за каждый вид работы). Пусть M – максимальное число баллов, которое может набрать студент. В конце семестра баллы конвертируются в оценку O_1 следующим образом:

меньше $M/2$ баллов: $O_1=2$;

больше или равно $M/2$ баллов, но меньше $2M/3$: $O_1=3$;

больше или равно $2M/3$ баллов, но меньше $5M/6$: $O_1=4$;

больше или равно $5M/6$ баллов: $O_1=5$.

На экзамене оценка O_1 является стартовой. Окончательная оценка определяется исходя из оценки устного ответа студента, при этом она не может отличаться от стартовой оценки более чем на 1 балл.

Структура и график контрольных мероприятий

Контрольная работа на 2-й,4-й,6-й,7-й,9-й,10-й,11-й,14-й и16-й неделях, реферат в течение семестра, устный экзамен в конце семестра.